

日本国特許庁
JAPAN PATENT OFFICE

06.11.03

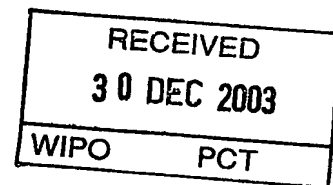
別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2002年11月 7日
Date of Application:

出願番号 特願2002-323695
Application Number:
[ST. 10/C]: [JP2002-323695]

出願人 ローム株式会社
Applicant(s):

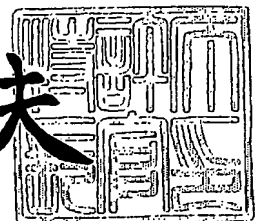


PRIORITY DOCUMENT
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH
RULE 17.1(a) OR (b)

2003年12月11日

特許庁長官
Commissioner,
Japan Patent Office

今井康夫



BEST AVAILABLE COPY

出証番号 出証特2003-3102503

【書類名】 特許願

【整理番号】 PR200318

【提出日】 平成14年11月 7日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 27/146

【発明の名称】 エリアイメージセンサ

【請求項の数】 6

【発明者】

【住所又は居所】 京都市右京区西院溝崎町 2 1 番地 ローム株式会社内

【氏名】 清水 誠

【特許出願人】

【識別番号】 000116024

【氏名又は名称】 ローム株式会社

【代理人】

【識別番号】 100086380

【弁理士】

【氏名又は名称】 吉田 稔

【連絡先】 0 6 - 6 7 6 4 - 6 6 6 4

【選任した代理人】

【識別番号】 100103078

【弁理士】

【氏名又は名称】 田中 達也

【選任した代理人】

【識別番号】 100105832

【弁理士】

【氏名又は名称】 福元 義和

【選任した代理人】

【識別番号】 100117167

【弁理士】

【氏名又は名称】 塩谷 隆嗣

【選任した代理人】

【識別番号】 100117178

【弁理士】

【氏名又は名称】 古澤 寛

【手数料の表示】

【予納台帳番号】 024198

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0109316

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 エリアイメージセンサ

【特許請求の範囲】

【請求項 1】 画素行画素列をなす多数の画素を有し、各画素の構成要素として、光電変換素子と、上記光電変換素子の画素信号を有効／無効にするリセットトランジスタと、有効とされた画素信号を増幅して出力するセンスアンプと、上記センスアンプの動作をオン／オフするスイッチングトランジスタとを備えたエリアイメージセンサであって、

上記光電変換素子と上記リセットトランジスタとの間に設けられ、画素信号を一時的に蓄積する少なくとも 1 つのキャパシタと、

上記光電変換素子と上記キャパシタとの間に設けられ、このキャパシタに対して画素信号を転送するとともに、その転送をオン／オフする少なくとも 1 つのトランスファトランジスタと、

を上記各画素に備えたことを特徴とする、エリアイメージセンサ。

【請求項 2】 上記キャパシタは、その主電極が上記トランスファトランジスタの出力端と上記リセットトランジスタの入力端との双方に接続されているとともに、他方の電極が接地電極とされ、上記トランスファトランジスタの入力端は、上記光電変換素子の出力端に接続されている、請求項 1 に記載のエリアイメージセンサ。

【請求項 3】 上記キャパシタと上記トランスファトランジスタとは、それらの主電極と出力端とが接続された構成で、かつ、キャパシタの他方の電極が接地電極とされた構成を 1 組として、第 1 組と第 2 組との 2 組分設けられており、上記第 1 組のトランスファトランジスタの入力端は、上記光電変換素子の出力端に接続され、上記第 1 組のキャパシタの主電極は、上記第 2 組のトランスファトランジスタの入力端に接続され、上記第 2 組のキャパシタの主電極は、上記リセットトランジスタの入力端に接続されている、請求項 1 に記載のエリアイメージセンサ。

【請求項 4】 上記第 1 組のトランスファトランジスタの入力端および上記光電変換素子の出力端には、画素信号を全画素一括して有効／無効にするとい

た別のリセットトランジスタの入力端が接続されている、請求項3に記載のエリアイメージセンサ。

【請求項5】 上記各画素列には、上記スイッチングトランジスタの出力端から増幅後の画素信号を読み出すための信号線が設けられているとともに、上記各画素行には、上記トランスファトランジスタ、上記リセットトランジスタ、ならびに上記スイッチングトランジスタのそれぞれをオン／オフするための転送制御線、リセット線、アドレス線が設けられている、請求項1ないし4のいずれかに記載のエリアイメージセンサ。

【請求項6】 上記トランスファトランジスタ、上記リセットトランジスタ、ならびに上記スイッチングトランジスタは、それぞれ上記転送制御線、上記リセット線、上記アドレス線を通じて所定のタイミングでオン／オフ制御される、請求項5に記載のエリアイメージセンサ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本願発明は、たとえばデジタルカメラなどに組み込まれたCMOS (Complementary Metal Oxide Semiconductor) 型のエリアイメージセンサに関する。

【0002】

【従来の技術】

従来のCMOS型エリアイメージセンサは、一般的には、各画素列に平行して1本ずつ信号線を有するとともに、各画素行に平行して1本ずつアドレス線を有する。各信号線には、各画素を構成する撮像素子が列単位に共通接続され、各アドレス線には、行単位に撮像素子が共通接続されている。1つの撮像素子は、フォトダイオード、リセットトランジスタ、センスアンプ用トランジスタ（ソースフォロワアンプトランジスタ）、ならびにスイッチングトランジスタ（アクセストランジスタ）などで構成される。信号線には、スイッチングトランジスタの出力端が接続され、アドレス線には、スイッチングトランジスタのゲートが接続されている（たとえば、特許文献1参照）。

【0003】

このようなCMOS型エリアイメージセンサでは、被写体を動画像として捉える場合、アドレス線が1本ずつ順に選択走査される。1回の選択走査では、全ての信号線を通じて1行分の画素信号がADコンバータなどの周辺回路に読み出される。全行にわたる選択走査を終えると、1フレーム分の画像データが生成される。このような選択走査を短時間に繰り返し行うことで複数フレーム分の連続した画像データ、すなわち動画像を得ている。このとき、フォトダイオードが光電変換により画素信号を蓄積する動作（これを、以下「露光」と呼ぶ）は、全行にわたり同一の露光時間をもって周期的に行われるも、選択走査のタイミングに合わせて行ごとに露光開始時点と露光終了時点とが異なる。つまり、1行ごとに異なる露光タイミングとされ、多少なりとも時間的ずれのある画素信号が行順に読み出される。

【0004】

【特許文献1】

特開2001-036816号公報

【0005】

【発明が解決しようとする課題】

しかしながら、上記したように従来のCMOS型エリアイメージセンサでは、時間的ずれのある画素信号を行順に読み出してしまうので、特に動画像を捉える際には、被写体の動きが速ければ速いほど大きく横ずれしたような画像データとなってしまう、動画像に歪みが生じやすいという特有の問題があった。

【0006】

【発明の開示】

本願発明は、このような事情のもとで考え出されたものであって、見た目通りに歪みのない動画像を得ることができるエリアイメージセンサを提供することを、その課題としている。

【0007】

上記の課題を解決するため、本願発明では、次の技術的手段を講じている。

【0008】

すなわち、本願発明によれば、画素行画素列をなす多数の画素を有し、各画素

の構成要素として、光電変換素子と、上記光電変換素子の画素信号を有効／無効にするリセットトランジスタと、有効とされた画素信号を増幅して出力するセンサンプと、上記センサンプの動作をオン／オフするスイッチングトランジスタとを備えたエリアイメージセンサであって、上記光電変換素子と上記リセットトランジスタとの間に設けられ、画素信号を一時的に蓄積する少なくとも1つのキャパシタと、上記光電変換素子と上記キャパシタとの間に設けられ、このキャパシタに対して画素信号を転送するとともに、その転送をオン／オフする少なくとも1つのトランスファトランジスタとを上記各画素に備えたことを特徴とする、エリアイメージセンサが提供される。

【0009】

好ましい実施の形態としては、上記キャパシタは、その主電極が上記トランスファトランジスタの出力端と上記リセットトランジスタの入力端との双方に接続されているとともに、他方の電極が接地電極とされ、上記トランスファトランジスタの入力端は、上記光電変換素子の出力端に接続されている構成とすることができる。

【0010】

他の好ましい実施の形態としては、上記キャパシタと上記トランスファトランジスタとは、それらの主電極と出力端とが接続された構成で、かつ、キャパシタの他方の電極が接地電極とされた構成を1組として、第1組と第2組との2組分設けられており、上記第1組のトランスファトランジスタの入力端は、上記光電変換素子の出力端に接続され、上記第1組のキャパシタの主電極は、上記第2組のトランスファトランジスタの入力端に接続され、上記第2組のキャパシタの主電極は、上記リセットトランジスタの入力端に接続されている構成とすることができる。

【0011】

上記第1組のトランスファトランジスタの入力端および上記光電変換素子の出力端には、画素信号を全画素一括して有効／無効にするといった別のリセットトランジスタの入力端が接続されている構成とすることができる。

【0012】

また、上記各画素列には、上記スイッチングトランジスタの出力端から増幅後の画素信号を読み出すための信号線が設けられているとともに、上記各画素行には、上記トランスファトランジスタ、上記リセットトランジスタ、ならびに上記スイッチングトランジスタのそれぞれをオン／オフするための転送制御線、リセット線、アドレス線が設けられている構成とすることができる。

【0013】

上記トランスファトランジスタ、上記リセットトランジスタ、ならびに上記スイッチングトランジスタは、それぞれ上記転送制御線、上記リセット線、上記アドレス線を通じて所定のタイミングでオン／オフ制御される構成とすることができる。

【0014】

本願発明によれば、被写体を動画像として捉える場合、たとえばアドレス線を1本ずつ順に選択走査して行単位に画素信号を読み出すことができる。このとき、トランスファトランジスタやリセットトランジスタを適当なタイミングでオン／オフ制御することにより、光電変換素子の露光時間や露光タイミングを全画素同一にして時間的ずれのない画素信号とすることができる。また、アドレス線を選択走査する際には、それに先だち光電変換素子からキャパシタに画素信号を移しておくことができる。アドレス線を選択走査すると、センスアンプやスイッチングトランジスタさらには信号線を通じてキャパシタから画素信号が読み出される。つまり、時間的ずれのない画素信号が行順に読み出される。

【0015】

したがって、本願発明によれば、全画素にわたり時間的ずれのない画素信号を行順に読み出すことができるので、特に動画像を捉える際には、被写体の動きがどれだけ速くても1フレーム分の画像データが横ずれすることなく、見た目通りに歪みのない動画像を得ることができる。

【0016】

本願発明のその他の特徴および利点は、添付図面を参照して以下に行う発明の実施の形態の説明から、より明らかになるであろう。

【0017】

【発明の実施の形態】

以下、本願発明の好ましい実施の形態を、図面を参照して具体的に説明する。

【0018】

図1は、本願発明の一実施形態に係るエリアイメージセンサの構成図である。エリアイメージセンサ1は、たとえばデジタルカメラ用のCMOS型イメージセンサであって、横長長形状の撮像部1Aを備える。撮像部1Aとその周辺回路は、多数のフォトダイオード10…、多数のスウィッチング回路20…、多数のアナログ／デジタルコンバータ（以下、「ADコンバータ」と呼ぶ）30…、シフトレジスタ40、垂直走査回路50、縦方向に延びる信号線L…、および横方向に延びるアドレス線A…などで概略構成される。

【0019】

フォトダイオード10とスウィッチング回路20とは、互いに接続されて対をなし、撮像素子として機能する。この撮像素子を1つずつ区切る単位区画が1ピクセル（画素）に相当し、撮像部1Aは、多数の画素行画素列からなる。信号線L…は、画素列ごとに1本ずつ引かれている。各行の信号線L…には、1行全てのスウィッチング回路20…の出力端20A…が共通接続されている。また、信号線L…の出力端には、ADコンバータ30…が接続され、ADコンバータ30…の出力端は、シフトレジスタ40に接続されている。アドレス線A…は、画素行ごとに1本ずつ引かれている。各行のアドレス線A…には、1行全てのスウィッチング回路20…の開閉端20B…が接続されている。これら全てのアドレス線A…は、垂直走査回路50に接続されている。

【0020】

なお、撮像素子（画素）などの並び具合については、横方向に並ぶ一まとまりの撮像素子群を「画素行」と呼び、「画素行」に直交して縦方向に並ぶ一まとまりの撮像素子群を「画素列」と呼ぶ。たとえば、上から順に「第1行、第2行、…」とし、左から順に「第1列、第2列、…」とする。信号線L…については、左から順に第1列目、第2列目、…が「L1、L2、…」となるように符号を付す。アドレス線A…については、上から順に第1行目、第2行目、…が「A1、A2、…」となるように符号を付す。

【0021】

図2は、1画素分の構成を示す回路図である。この図に示すように、スイッチング回路20は、トランスファートランジスタ TR_t 、キャパシタ C 、リセットトランジスタ TR_r 、センスアンプ用トランジスタ TR_a 、およびスイッチングトランジスタ TR_s を組み合わせる。画素行に沿う線としては、アドレス線 A_1 のほか、転送制御線 T やリセット線 R が引かれている。転送制御線 T およびリセット線 R は、垂直走査回路50に接続されている。画素列に沿う線としては、信号線 L_1 のほか、バイアス線 B が引かれている。なお、図1では、転送制御線 T 、リセット線 R 、バイアス線 B を省略している。

【0022】

フォトダイオード10は、出力端としてのカソードがトランスファートランジスタ TR_t のソース（入力端）に接続され、アノードが接地電極とされている。トランスファートランジスタ TR_t は、Nチャネル接合型のFET（Field Effect Transistor）からなり、出力端としてのドレインがキャパシタ C の主電極に接続され、ゲートが転送制御線 T に接続されている。キャパシタ C の主電極は、リセットトランジスタ TR_r のソース（入力端）とセンスアンプ用トランジスタ TR_a のゲートとの共通接点 P_1 に接続され、キャパシタ C の他方の電極が接地電極とされている。リセットトランジスタ TR_r は、Nチャネル接合型のFETからなり、ゲートがリセット線 R に接続されている。センスアンプ用トランジスタ TR_a は、Pチャネル接合型のFETからなり、ドレインがバイアス線 B に接続され、出力端としてのソースがスイッチングトランジスタ TR_s のドレインに接続されている。スイッチングトランジスタ TR_s は、Pチャネル接合型のFETからなり、出力端としてのソースが信号線 L_1 に接続され、ゲートがアドレス線 A_1 に接続されている。このようなスイッチングトランジスタ TR_s と信号線 L_1 との接点がスイッチング回路20の出力端20Aに相当し、スイッチングトランジスタ TR_s とアドレス線 A_1 との接点がスイッチング回路20の開閉端20Bに相当する。

【0023】

フォトダイオード10は、受光量に応じた電荷を生成し、これを画素信号とし

て蓄積する。このようなフォトダイオード10の動作を「露光」と呼ぶ。

【0024】

トランスファートランジスタTR_tは、転送制御線Tを通じてゲートがオンされると、フォトダイオード10に蓄えられた画素信号をキャパシタCへと転送する。つまり、露光は、トランスファートランジスタTR_tのゲートがオンからオフにされた時点で開始され（露光開始時点）、次にゲートがオフからオンにされると（露光終了時点）、それまでにフォトダイオード10に蓄えられた画素信号（電荷）がすべて出力されることで実現される。

【0025】

キャパシタCは、トランスファートランジスタTR_tを通じてフォトダイオード10から送られてきた画素信号を一時的に蓄積する。

【0026】

リセットトランジスタTR_rは、リセット線Rを通じてゲートがオフにされている間、接点P1からセンスアンプ用トランジスタTR_aへの画素信号の移動を自由とする。逆に、リセットトランジスタTR_rのゲートをオンにすると、キャパシタCから接点P1を経由してリセットトランジスタTR_rのドレインへと画素信号が導かれる。つまり、リセットトランジスタTR_rをオンにすると、キャパシタCの画素信号が回路外に放出（リセット）されて無効とされる。その一方、リセットトランジスタTR_rがオフの間は、画素信号がそのまま有効とされる。

【0027】

センスアンプ用トランジスタTR_aは、ソースフォロワとして機能する。つまり、ゲートに入力された画素信号を増幅し、増幅後の画素信号をスイッチングトランジスタTR_sへと出力する。

【0028】

スイッチングトランジスタTR_sは、アドレス線A1を通じてゲートをオンすると、センスアンプ用トランジスタTR_aに画素信号を増幅させ、このセンスアンプ用トランジスタTR_aから出力された増幅後の画素信号を信号線L1に送り出す。画素信号は、信号線L1を通じてADコンバータ30に伝えられる。

【0029】

ADコンバータ30は、クロック信号（後述する水平同期信号）に同期してアナログ信号としての画素信号をデジタルの画素データに変換して出力する。その動作は、アドレス線Aを通じてスイッチングトランジスタTRsのゲートをオンするごとに行われる。

【0030】

シフトレジスタ40は、フリップフロップ回路などで個別に構成されたレジスタ41, …を備える。各レジスタ41は、ADコンバータ30の出力端に接続されている。レジスタ41…は、画素列に対応した数だけ備えられ、それらが直列に接続されている。このようなシフトレジスタ40は、各ADコンバータ30, …から各レジスタ41, …に画素データを一時的に取り込んだ後、シフトパルスに同期しながら1つずつ順に画素データを出力する。これにより、画素行単位に画素データが得られる。また、全画素行にわたる画素データが得られると、1フレーム分の画像データが生成される。さらに、複数フレーム分の画像データが連続的に生成されることで動画像が得られる。

【0031】

垂直走査回路50は、垂直同期信号や水平同期信号などに動作タイミングを合わせ、行単位に1本ずつアドレス線A, …を通電状態（Hレベル）として選択走査する。たとえば、1本のアドレス線A1を選択走査すると、そのアドレス線A1を通じて第1行目全てのスイッチングトランジスタTRsがオンする。また、垂直走査回路50は、転送制御線T, …やリセット線R, …についても所定のタイミングで通電状態（Hレベル）とする。たとえば、第1行目に対応する転送制御線TをHレベルにすると、その転送制御線Tを通じて第1行目全てのトランスファトランジスタTRtがオンする。第1行目に対応するリセット線RをHレベルにすると、そのリセット線Rを通じて第1行目全てのリセットトランジスタTRrがオンする。なお、転送制御線T, …やリセット線R, …については、全行同時にHレベルやLレベルにすることもできる。このような動作のタイミングについては、以下に詳述する。

【0032】

次に、動画像を捉える際のエリアイメージセンサ1の動作について説明する。

【0033】

図3ないし図5は、動画像入力時の動作タイミングを示すタイムチャートである。特に、図3は、従来と同様に1行ずつ露光タイミングをずらしたノーマル入力モード、図4は、全画素同一の露光タイミングで比較的短い露光時間としたグローバルシャッタ入力モード、図5は、全画素同一の露光タイミングとしつつも比較的長い露光時間としたグローバルシャッタ入力モードを示している。各図には、2本のアドレス線A2, A3に対応した第2, 第3行目に係る動作タイミングを示す。このような動作タイミングは、他の行でも同様に適用される。なお、図3のノーマル入力モードは、あくまでも比較参考例にすぎず、実際にはそのような動作モードは採用されない。

【0034】

仮に、ノーマル入力モードで動画像を捉える場合、図3に示すように、垂直走査回路50は、垂直同期信号をネゲートしてから次にネゲートするまでを1サイクルとしつつ、水平同期信号をアサートするごとに各アドレス線A1～A6の選択走査順を示すアドレス値をアドレスカウンタに書き込む。この垂直同期信号の1サイクルが画像データの1フレーム分に相当する。また、水平同期信号の1サイクルが1行分の信号処理時間に相当する。

【0035】

たとえば、垂直走査回路50がアドレスカウンタからアドレス値「A2」を読み出して再びアドレス値「A2」を読み出すまでは、第2行目のフォトダイオード10, …が露光状態（チャージ中）にある。また、アドレスカウンタからアドレス値「A3」を読み出して再びアドレス値「A3」を読み出すまでは、第3行目のフォトダイオード10, …が露光状態にある。これらの露光による第2, 第3行目の画素信号は、第1フレーム（1F）の一部をなす。

【0036】

そして、垂直走査回路50は、アドレス値「A2」を読み出した時点で第2行目の転送制御線Tに転送信号を送り出す。また、垂直走査回路50は、アドレス値「A3」を読み出した時点で第3行目の転送制御線Tに転送信号を送り出す。

これにより、第2行目では、フォトダイオード10の画素信号がトランスファートランジスタTR_tを通じてキャパシタCに送られ、さらに水平同期信号の1サイクル分遅れて第3行目でも、同様にしてフォトダイオード10の画素信号がキャパシタCに送られる。

【0037】

このとき、各行においては、転送信号の送出タイミング（トランスファートランジスタTR_tがオンするタイミング）に合わせてリセット線R上のリセット信号がLレベルとされる。また、各行においてリセット信号がLレベルになった直後には、各アドレス線A₂、A₃にHレベルのアドレス線選択信号が送り出される。その結果、各行では、画素信号がキャパシタCに蓄えられ（チャージ）、その直後、画素信号は、アドレス線選択信号の送出タイミング（スイッチングトランジスタTR_sがオンするタイミング）に応じてセンスアンプ用トランジスタTR_aに入力されることで増幅され、さらに増幅後の画素信号がスイッチングトランジスタTR_sを通じて信号線L上に送り出される。

【0038】

信号線Lを通じてADコンバータ30が画素信号を受けると、このADコンバータ30によって水平同期信号の1サイクル時間内に画素信号がデジタルの画像データに変換される。さらに、画像データは、同一サイクル時間内にシフトレジスタ40によって1行分のシリアルデータとして出力される。このような一連の動作を行単位、さらにはフレーム単位に繰り返し行うことにより、複数フレーム分の連続した画像データ、すなわち動画像が得られる。

【0039】

ところで、ノーマル入力モードでは、図3からも明らかなように、露光タイミングが行ごとに異なる。その結果、時間的ずれのある画素信号を行順に読み出し、しまい、横ずれしたような画像データとなって動画像に歪みが生じてしまう。そのため、実際には、以下のグローバルシャッタ入力モードを採用している。

【0040】

たとえば、図4に示すように、短時間露光方式のグローバルシャッタ入力モードとした場合、垂直走査回路50は、トリガ信号の入力に応じて全行同時にリセ

ット線 R, ...上に H レベルの全リセット信号を一瞬送出する。それと同時に、垂直走査回路 50 は、全行の転送制御線 T, ...上にも H レベルの全転送信号を一瞬送出する。すると、全画素のフォトダイオード 10, ...およびキャパシタ C, ...に蓄えられた画素信号がリセットトランジスタ TR_r , ...を通じて放出され、全画素のフォトダイオード 10, ...およびキャパシタ C, ...がリセットされる。

【0041】

その後、垂直走査回路 50 は、垂直同期信号をネゲートする前に H レベルの全転送信号を一瞬再送出する。これにより、トランスファトランジスタ TR_t が短時間にわたりオフとされ、その間に全画素のフォトダイオード 10, ...が同時に露光状態とされる。そして、全画素では、全転送信号の再送出時点でフォトダイオード 10, ...からトランスファトランジスタ TR_t を通じてキャパシタ C, ...に画素信号が移り、これらのキャパシタ C, ...に画素信号が一時的に蓄えられた状態とされる。

【0042】

そうした後、垂直走査回路 50 は、ノーマル入力モードと同様のタイミングで 1 行ごとにアドレス線選択信号を送出する。すると、全画素同時露光による画素信号がセンスアンプ用トランジスタ TR_a へと送られて増幅され、さらに増幅後の画素信号がスイッチングトランジスタ TR_s を通じて信号線 L 上に送り出される。その後の AD コンバータ 30 やシフトレジスタ 40 の動作は、ノーマル入力モードと同様とされ、一連の動作を繰り返し行うことで動画像が得られる。

【0043】

要するに、短時間露光方式のグローバルシャッタ入力モードでは、図 4 から明らかなように、露光時間が比較的短いながらも露光タイミングが全行にわたり同一タイミングとされる。したがって、行ごとに読み出すタイミングは異なるものの時間的ずれの無い画素信号が行順に読み出され、1 フレーム全体にわたり何ら矛盾のない画像データを生成することができる。すなわち、瞬間的に見た通りの動画像を得ることができる。

【0044】

また、図 5 に示すように、長時間露光方式のグローバルシャッタ入力モードと

した場合、垂直走査回路50は、垂直同期信号をネゲートする直前に全行同時として、リセット線R、…および転送制御線T、…のそれぞれにHレベルの全リセット信号と全転送信号とを一瞬送出する。すると、全画素同時にフォトダイオード10、…からキャパシタC、…に画素信号が移り、キャパシタC、…に画素信号が蓄えられる。また、フォトダイオード10、…は、再び露光を始める。

【0045】

その後、垂直走査回路50は、再び垂直同期信号をネゲートする直前になるまで全リセット信号および全転送信号を送出することはない。これにより、トランスファートランジスタTRtが1フレーム分の相当長い時間にわたってオフとされ、その間に全画素のフォトダイオード10、…が同時に露光状態とされる。つまり、全画素のフォトダイオード10、…は、たとえば第1フレームのためのAD変換などが行われている間、次の第2フレームの画素信号を得るために1フレーム分の時間をかけて露光を行う。

【0046】

以上のようにして全画素のフォトダイオード10、…により露光が行われている間、垂直走査回路50は、先のノーマル入力モードなどと同様のタイミングで1行ごとにアドレス線選択信号を送出する。すると、キャパシタC、…に蓄えられた全画素同時露光による画素信号がセンスアンプ用トランジスタTRaへと送られて増幅され、さらに増幅後の画素信号がスイッチングトランジスタTRsを通じて信号線L上に送り出される。その後のADコンバータ30やシフトレジスタ40の動作は、先のノーマル入力モードなどと同様とされ、一連の動作を繰り返し行うことで動画像が得られる。

【0047】

このような長時間露光方式のグローバルシャッタ入力モードでは、図5からも明らかなように、1フレーム分の露光時間としつつ露光タイミングが全行にわたり同一タイミングとされる。したがって、露光時間分の十分な信号レベルで時間的ずれの無い画素信号が得られ、1フレーム全体にわたり横ずれなく明度の点でも不足のない画像データを生成することができる。すなわち、瞬間的に見た通りの比較的明るい動画像を得ることができる。

【0048】

したがって、この実施形態によれば、全画素にわたり時間的ずれのない画素信号を行順に読み出すことができるので、特に動画像を捉える際には、被写体の動きがどれだけ速くても1フレーム分の画像データが横ずれすることなく、見た目通りに歪みのない動画像を得ることができる。

【0049】

また、ノーマル入力モードでは、各行の時間的ずれをできるだけ小さくするために、水平同期信号の周波数（クロック周波数）を高めてAD変換などをより高速化することもある。そうすると、ADコンバータ30などの消費電力が多くなってしまう。その点、実際のグローバルシャッタ入力モードでは、クロック周波数を高めなくても各行の画素信号に時間的ずれが全く生じないので、省電力化の点でも有利な効果を発揮することができる。

【0050】

次に、他の実施形態について説明する。なお、先の実施形態と同様の点については、同一符号を付してその説明を省略する。

【0051】

図6は、他の実施形態に係る1画素分の構成を示す回路図である。他の実施形態では、フォトダイオード10と共通接点P1との間に、トランスファートランジスタTRtの出力端（ドレイン）とキャパシタCの主電極とを接続した組を2組設けている。図6に仮想線で囲むように、フォトダイオード10に近い方を第1組、他方を第2組とする。第1組のトランスファートランジスタとキャパシタとは、それらの符号をそれぞれTRt1、C1とする。第2組のトランスファートランジスタとキャパシタとは、それらの符号をそれぞれTRt2、C2とする。また、フォトダイオード10の出力端（カソード）には、第1組のトランスファートランジスタTRt1の入力端（ソース）とともに、符号TRr2のリセットトランジスタとは別のリセットトランジスタTRr1の入力端（ソース）が接続されている。これらの単体としての機能は、先の実施形態によるものと同様である。なお、特に図示しないが、リセットトランジスタTRr1のゲートは、符号Rのリセット線とは別の第1リセット線に接続され、第1組のトランスファートランジスタ

タ TR t 1 のゲートは、符号 T の転送制御線とは別の第 1 転送制御線に接続されている。リセット線 R や転送制御線 T については、第 1 と区別すべく第 2 リセット線 R、第 2 転送制御線 T とする。

【0052】

図 7 は、他の実施形態における動画像入力時の動作タイミングを示すタイムチャートである。この図は、全画素同一の露光タイミングとしたグローバルシャッタ入力モードを示している。また、2 本のアドレス線 A 2, A 3 に対応した第 2, 第 3 行目に係る動作タイミングを示す。このような動作タイミングは、他の行でも同様に適用される。

【0053】

他の実施形態によるグローバルシャッタ入力モードでは、垂直走査回路 50 は、図 4 に示すタイミングと同じタイミングとした上で全行同時に第 1 リセット線上に H レベルの第 1 リセット信号を一瞬送出する。それと同時に、垂直走査回路 50 は、全行にわたる第 1 転送制御線上にも H レベルの第 1 転送信号を一瞬送出する。すると、全画素のフォトダイオード 10, … で同時に露光が開始される。

【0054】

その後、垂直走査回路 50 は、垂直同期信号をネゲートする前に H レベルの第 1 転送信号を一瞬再送出する。これにより、第 1 組のトランスファートランジスタ TR t 1 が短時間にわたりオフとされ、その間に全画素のフォトダイオード 10, … が同時に露光状態とされる。そして、全画素では、第 1 転送信号の再送出時点でフォトダイオード 10, … から第 1 組のトランスファートランジスタ TR t 1 を通じて同組のキャパシタ C 1, … に画素信号が移り、これらのキャパシタ C 1, … に画素信号が一時的に蓄えられた状態とされる。

【0055】

そうした後、垂直走査回路 50 は、たとえばアドレス値「A 2」を読み出した時点で第 2 行目の第 2 転送制御線 T に第 2 転送信号を送り出す。また、垂直走査回路 50 は、アドレス値「A 3」を読み出した時点で第 3 行目の第 2 転送制御線 T に第 2 転送信号を送り出す。これにより、第 2 行目では、第 1 組のキャパシタ C 1 に蓄えられた画素信号が第 2 組のトランスファートランジスタ TR t 2 を通じ

て第2組のキャパシタC2に送られ、さらに水平同期信号の1サイクル分遅れて第3行目でも、同様にして第1組のキャパシタC1に蓄えられた画素信号が第2組のキャパシタC2に送られる。

【0056】

このとき、各行においては、第2転送信号の送出タイミング（第2組のトランスタランジスタTRt2がオンするタイミング）に合わせて第2リセット線R上の第2リセット信号がLレベルとされる。また、各行において第2リセット信号がLレベルになった直後には、各アドレス線A2, A3にHレベルのアドレス線選択信号が送り出される。その結果、各行では、画素信号が第2組のキャパシタC2に蓄えられ（チャージ）、その直後、画素信号は、アドレス線選択信号の送出タイミング（スイッチングトランジスタTRsがオンするタイミング）に応じてセンスアンプ用トランジスタTRaに入力されることで増幅され、さらに増幅後の画素信号がスイッチングトランジスタTRsを通じて信号線L上に送り出される。

【0057】

信号線Lを通じてADコンバータ30が画素信号を受けると、このADコンバータ30によって水平同期信号の1サイクル時間内に画素信号がデジタルの画像データに変換される。さらに、画像データは、同一サイクル時間内にシフトレジスタ40によって1行分のシリアルデータとして出力される。このような一連の動作を行単位、さらにはフレーム単位に繰り返し行うことにより、複数フレーム分の連続した画像データ、すなわち動画像が得られる。

【0058】

要するに、他の実施形態に係るグローバルシャッタ入力モードでは、図7からも明らかなように、露光により生成された画素信号がフォトダイオード10、第1組のキャパシタC1、第2組のキャパシタC2の順に送られるも、露光タイミングが全行にわたり同一タイミングとされる。したがって、時間的ずれの無い画素信号が行順に読み出され、1フレーム全体にわたり何ら矛盾のない画像データを生成することができる。すなわち、瞬間的に見た通りの動画像を得ることができる。

【0059】

したがって、他の実施形態によっても、全画素にわたり時間的ずれのない画素信号を行順に読み出すことができるので、先述した実施形態と同様に見た目通りの歪みのない動画像を得ることができる。

【0060】

上記の各実施形態による効果は、たとえばデジタルカメラの液晶モニタに動画像を表示させる際や、記録用メモリなどに動画像データを取り込む際に特に有効とされる。

【0061】

なお、本願発明は、上記の各実施形態に限定されるものではない。

【0062】

エリアイメージセンサ1は、デジタルカメラに限らず、たとえばデジタルビデオカメラや撮影機能付きの携帯型電話機などにも適用することができ、さらには工業用の検査装置などにも広く適用できる。

【0063】

また、エリアイメージセンサ1は、カラー入力方式あるいはモノクロ入力方式を問わず、いずれの入力方式にも適用できる。

【0064】

撮像部1Aは、厳密な画素行画素列をなす構造でなくても良く、たとえばハニカム構造などであっても良い。

【0065】

垂直走査回路50は、たとえばアドレス線A…を1本おきに飛び越し走査するとしても良い。そうした場合、フレームレートを高めてデータ量を削減することができる。

【0066】

その他の点については、本願発明の範囲内で種々の変更が可能である。たとえば、1画素当たりのキャパシタCやトランスファトランジスタTRtの数は、それぞれ3以上としても良い。

【図面の簡単な説明】

【図 1】

本願発明の一実施形態に係るエリアイメージセンサの構成図である。

【図 2】

1 画素分の構成を示す回路図である。

【図 3】

動画像入力時の動作タイミングを示すタイムチャートである。

【図 4】

動画像入力時の動作タイミングを示すタイムチャートである。

【図 5】

動画像入力時の動作タイミングを示すタイムチャートである。

【図 6】

他の実施形態に係る 1 画素分の構成を示す回路図である。

【図 7】

他の実施形態における動画像入力時の動作タイミングを示すタイムチャートである。

【符号の説明】

- 1 エリアイメージセンサ
- 1 A 撮像部
- 1 0 フォトダイオード
- 2 0 スイッチング回路
- 3 0 A/Dコンバータ
- 4 0 シフトレジスタ
- 5 0 垂直走査回路
- A アドレス線
- L 信号線
- R リセット線
- T 転送制御線
- C キャパシタ
- TR t トランスファートランジスタ

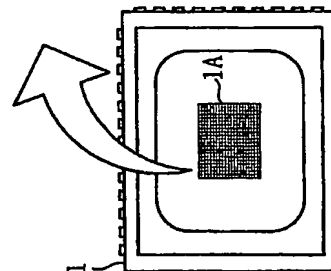
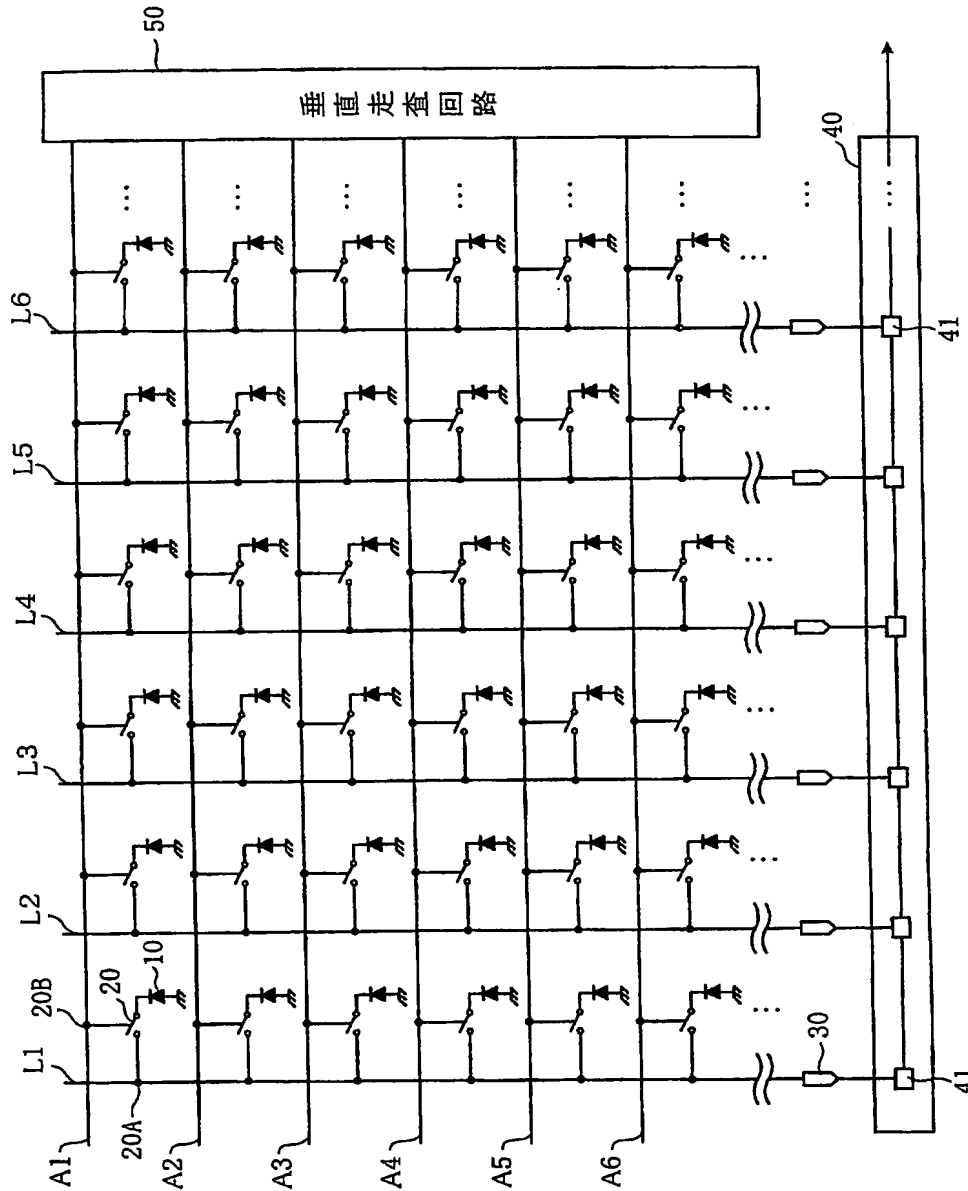
TR r リセットトランジスタ

TR a センスアンプ用トランジスタ

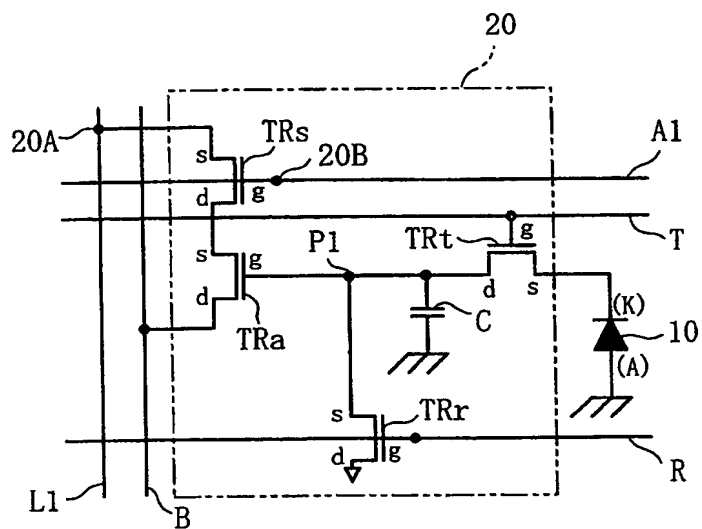
TR s スイッチングトランジスタ

【書類名】 図面

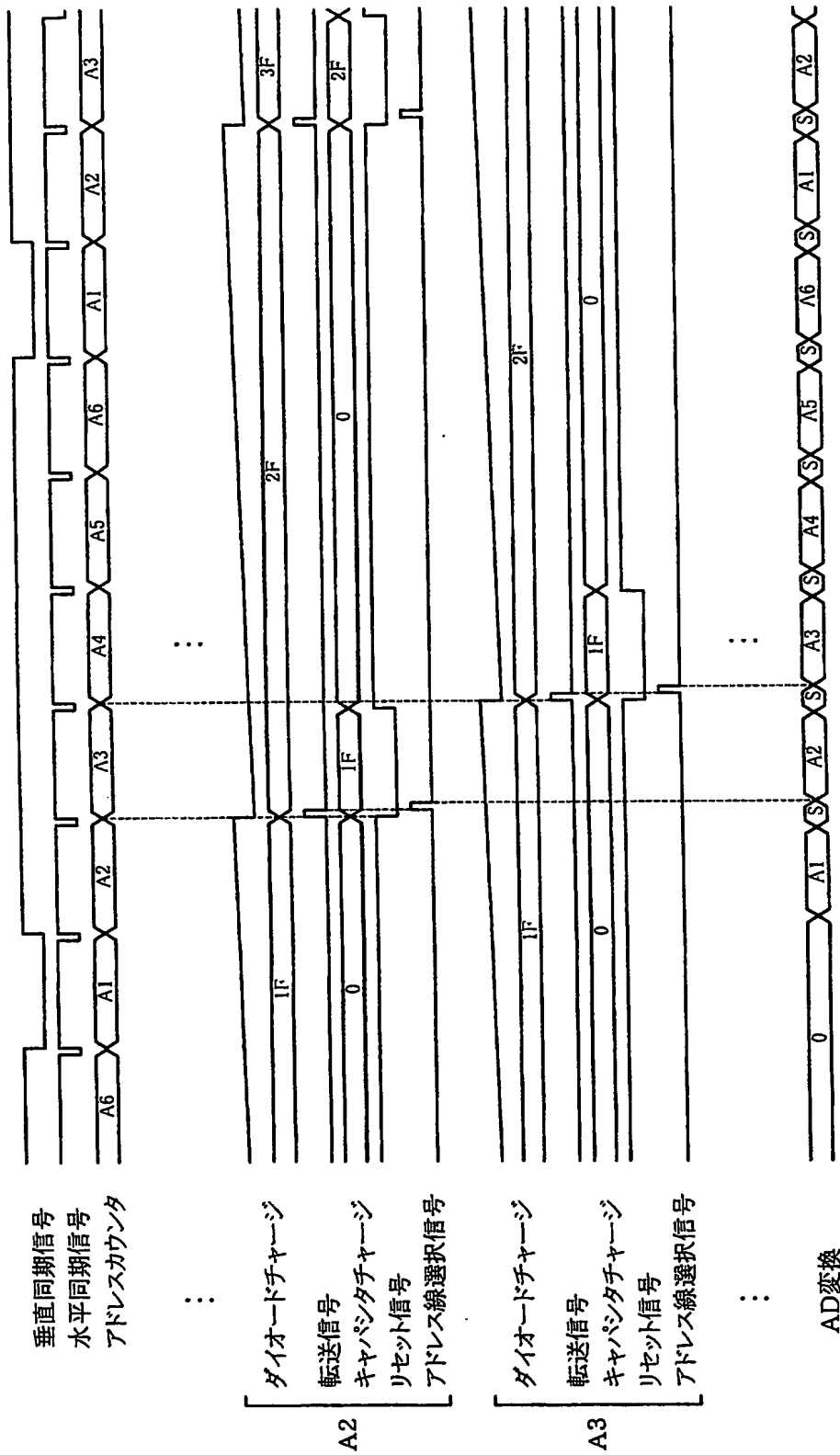
【図1】



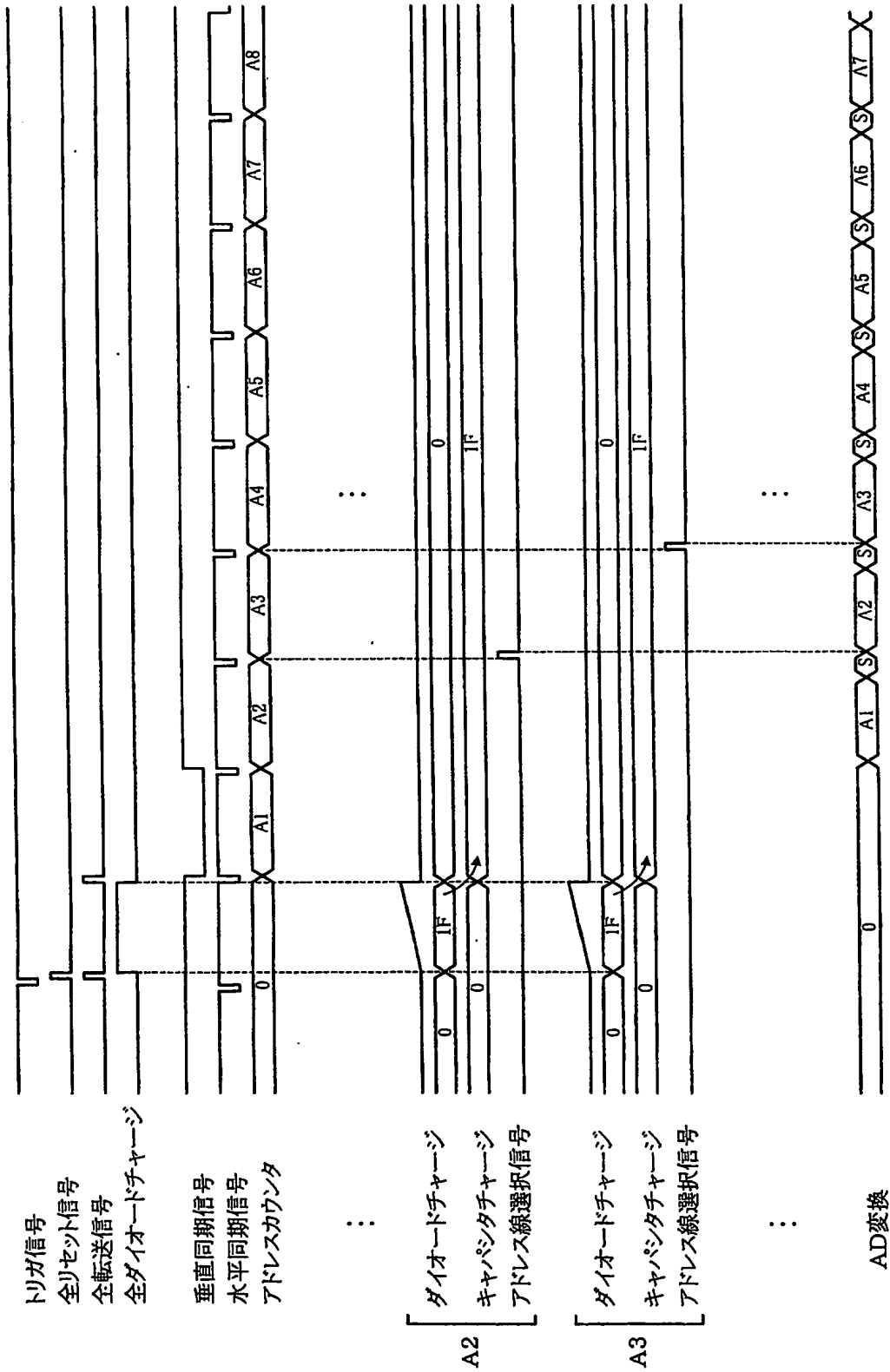
【図 2】



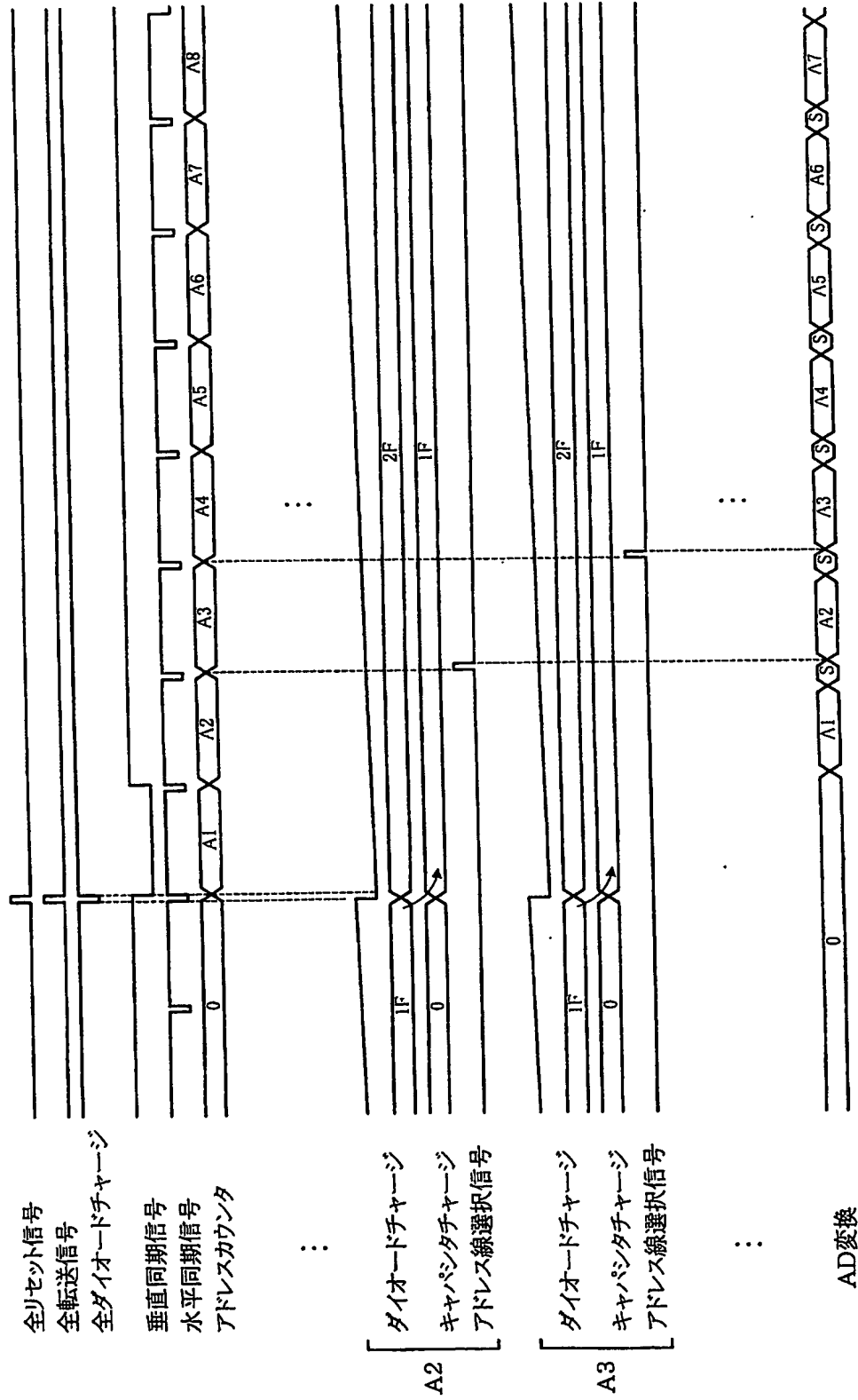
【図 3】



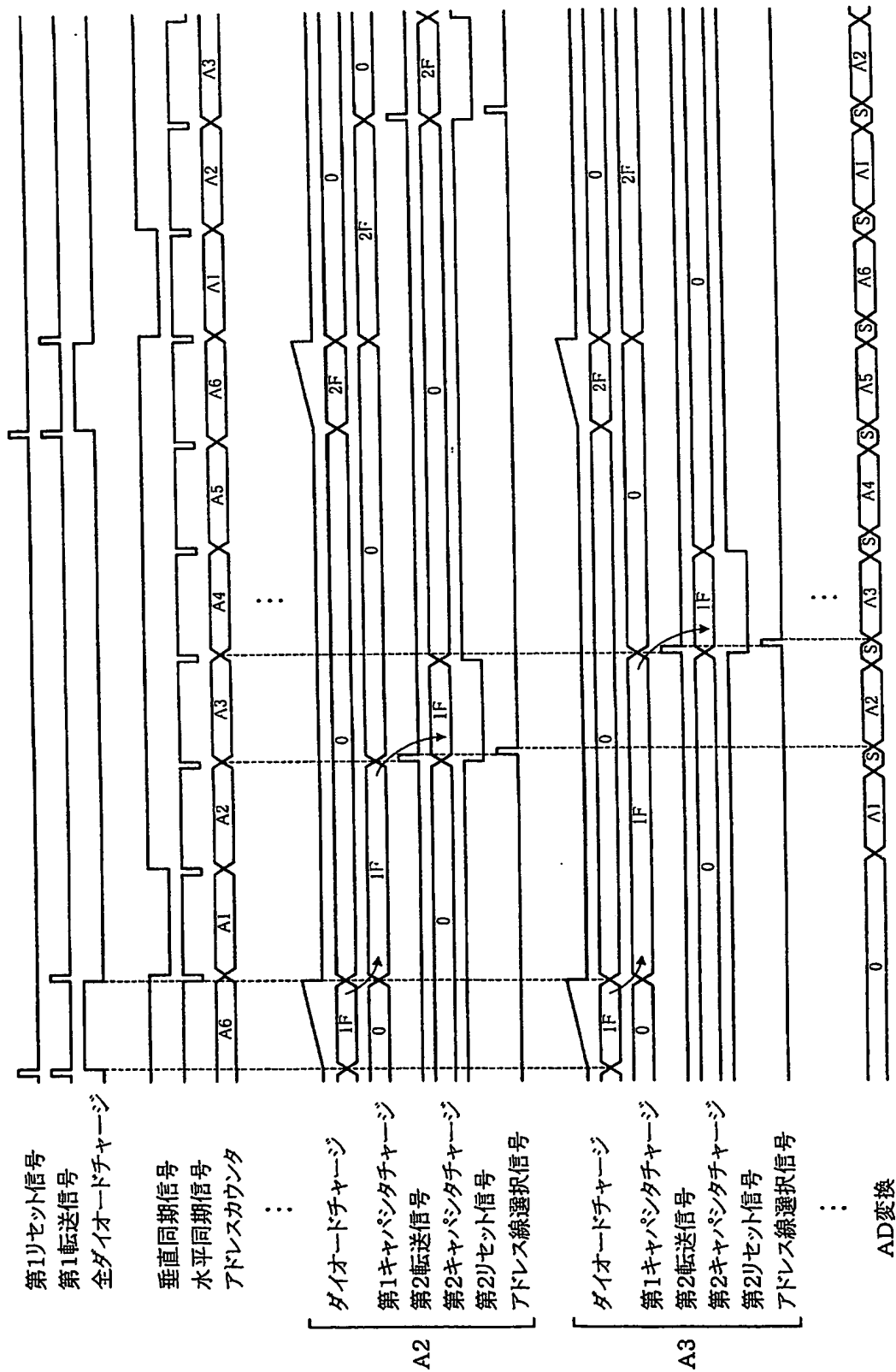
【図 4】



【図 5】



【図 7】



【書類名】 要約書

【要約】

【課題】 見た目通りに歪みのない動画像を得ることができるようにする。

【解決手段】 各画素の構成要素として、フォトダイオード10と、フォトダイオード10の画素信号を有効／無効にするリセットトランジスタTR_rと、有効とされた画素信号を増幅して出力するセンスアンプ用トランジスタTR_aと、センスアンプ用トランジスタTR_aの動作をオン／オフするスイッチングトランジスタTR_sとを備えたエリアイメージセンサであって、フォトダイオード10とリセットトランジスタTR_rとの間に設けられ、画素信号を一時的に蓄積するキャパシタCと、フォトダイオード10とキャパシタCとの間に設けられ、このキャパシタCに対して画素信号を転送するとともに、その転送をオン／オフするトランスファトランジスタTR_tとを各画素に備えたことを特徴とする。

【選択図】 図2

特願 2002-323695

出願人履歴情報

識別番号

[000116024]

1. 変更年月日

1990年 8月22日

[変更理由]

新規登録

住 所

京都府京都市右京区西院溝崎町21番地

氏 名

ローム株式会社

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☒ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.